

# DENEY FÖYÜ8: Lojik Kapıların Elektriksel Gerçeklenmesi

## Deneyin Amacı:

Temel kapı devrelerinin incelenmesi, deneysel olarak kapıların gerçekleştirilmesi ve doğruluk tablolarının elde edilmesidir.

## Deney Malzemeleri:

2 Adet  $1k\Omega$ , 2 adet  $56k\Omega$ , 2 adet  $33k\Omega$ , 2 adet  $270\Omega$ , 3 Adet LED, 3 adet Diyot 1N4148, 4 adet BC237, Bread board, Ölçü Aleti (Multimetre veya AVO metre), Ölçü aletinize uygun yedek sigorta, Karga burun-Yan keski, Zil teli (2 m.)

**Uyarı:** Bu deneyde; her öğrenci bireysel olarak ön hazırlık çalışması olarak araştırma soruları matematiksel ifadelerle deneye gelmeden önce araştırarak ve yorumlayacaktır. Bu noktada sorumluluk tamamen öğrenciye aittir. Deneye getirmeniz istenen transistörün datasheet çıktısını alınız. Her grupta en az bir tane datasheet olacaktır.

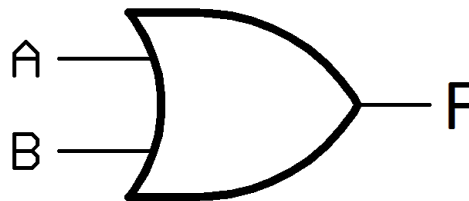
## LOJİK DEVRELERİ

Dijital elektronik sistemler temel mantık kurallarına göre çalışırlar. Bu tür sistemlerde gerek giriş, gerek çıkış iki farklı duruma sahip olabilir. Bu değerler 1 ve 0'dır. Yani bütün mantık devrelerinde ikili sayı sistemi kullanılır.

Temel olarak üç lojik temel kapı devresi mevcuttur. Bunlar 'veya' (or), 've' (and) ve 'değil' (not) kapılarıdır. Bu deneyde temel lojik kapı devreleri diyot ve transistörlerle kurulan çeşitli devreler kurulacaktır.

### 1. VEYA (OR) KAPISI:

VEYA kapı devresinin sembolü Şekil 1'de görülmektedir. Tablo 1'de de VEYA kapısının doğruluk tablosu verilmiştir. Bu doğruluk tablosunu sağlayacak birçok değişik VEYA kapı devresi vardır. Aşağıda diyotla ve transistörle iki farklı VEYA kapısı verilmiştir.



Şekil 1. VEYA kapısı gösterimi

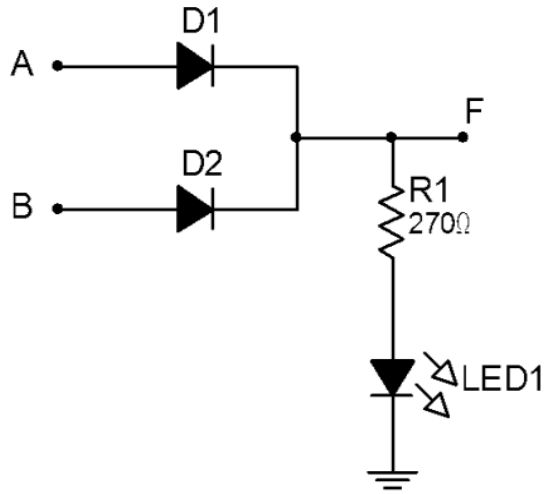
Tablo 1. VEYA Kapısı Doğruluk Tablosu

Girişler		Çıkış
A	B	F
0	0	0
0	1	1
1	0	1
1	1	1

### 1.1. Diyot ile VEYA Kapı Devresi:

Bu devrede her iki girişe de lojik 0 uygulandığında D1 ve D2 diyotlarının her ikisi de kesimdedir. Çünkü bir diyotun iletme geçebilmesi için ileri yönde kutuplanması gerekir.

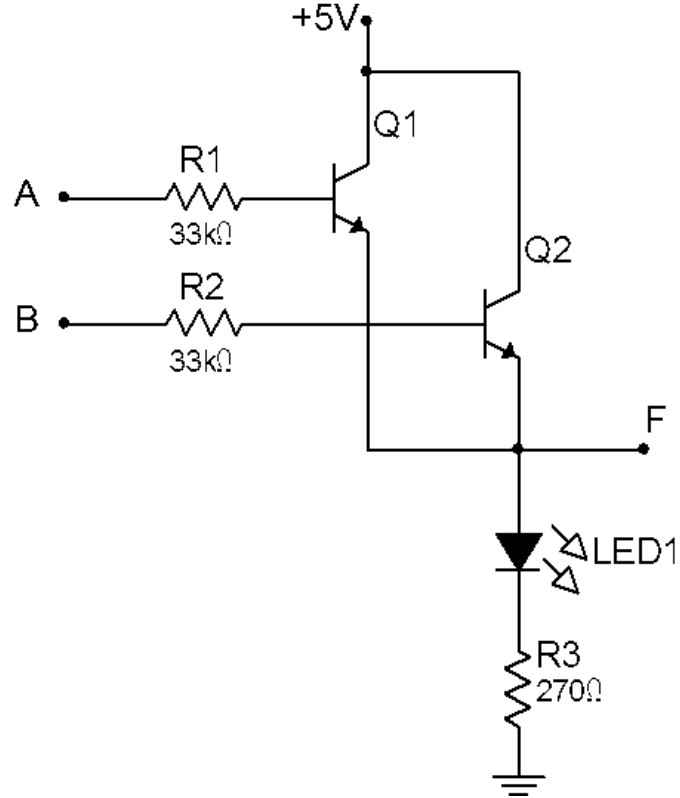
Diyotların her ikisi de kesim durumunda olduğundan VEYA kapı devresi çıkışı F lojik 0 değerine sahiptir. Girişlerden en az bir tanesi lojik 1 uygulandığında ilgili diyot iletme geçeceğinden çıkışta F lojik 1 olacaktır. Çıkışın lojik 1 olması durumunda devredeki LED yanacaktır. Diyotlarla oluşturulmuş veya devresi Şekil 2’de gösterilmiştir.



Şekil 2. Diyot ile VEYA kapı devresi

### 1.2. Transistör ile VEYA Kapı Devresi:

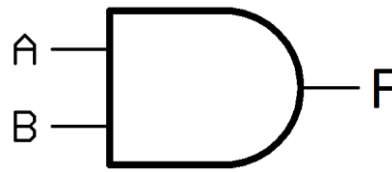
Bu devrede girişlerden her ikisi de lojik 0 olduğunda Q1 ve Q2 transistörleri kesim durumundadır. Bunun anlamı her iki transistöründe kesim durumunda olmalarından dolayı devre çıkışı F lojik 0 olacaktır. Girişlerden en az birinin lojik 1 olması durumunda ilgili transistör iletme geçeceğinden devre çıkışı F lojik 1 olacaktır. Transistörlerle oluşturulmuş veya devresi Şekil 3’te verilmiştir.



Şekil 3. Transistörlü VEYA Kapı Devresi

## 2. VE (AND) KAPISI:

VE kapı devresinin sembolü Şekil 4’te görülmektedir. Tablo 2’de de VE kapısının doğruluk tablosu verilmiştir. Bu doğruluk tablosunu sağlayacak birçok değişik VE kapı devresi vardır. Aşağıda diyotla ve transistörle iki farklı VE kapısı verilmiştir.



Şekil 4. VE kapısı gösterimi

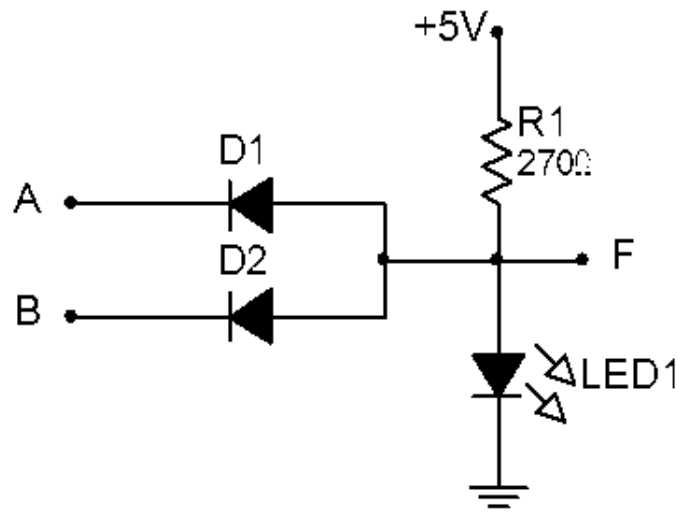
Tablo 2. VE Kapısı Doğruluk Tablosu

Girişler		Çıkış
A	B	F
0	0	0
0	1	0
1	0	0
1	1	1

## 2.1. Diyot ile VE Kapı Devresi:

Bu devrede her iki girişte lojik 0 olduğunda D1 ve D2 diyotlarının her ikisi de ileri yönde kutuplanacağından dolayı F çıkışında sadece 0.6 V görülecektir. Bu potansiyel farkta lojik 0 olarak değerlendirilecektir. Girişlerden bir tanesi lojik 0 , diğeri lojik 1 olduğunda da durum değişmeyecektir. Çünkü bu durumda diyotlardan biri iletim, diğeri ise kesimdedir.

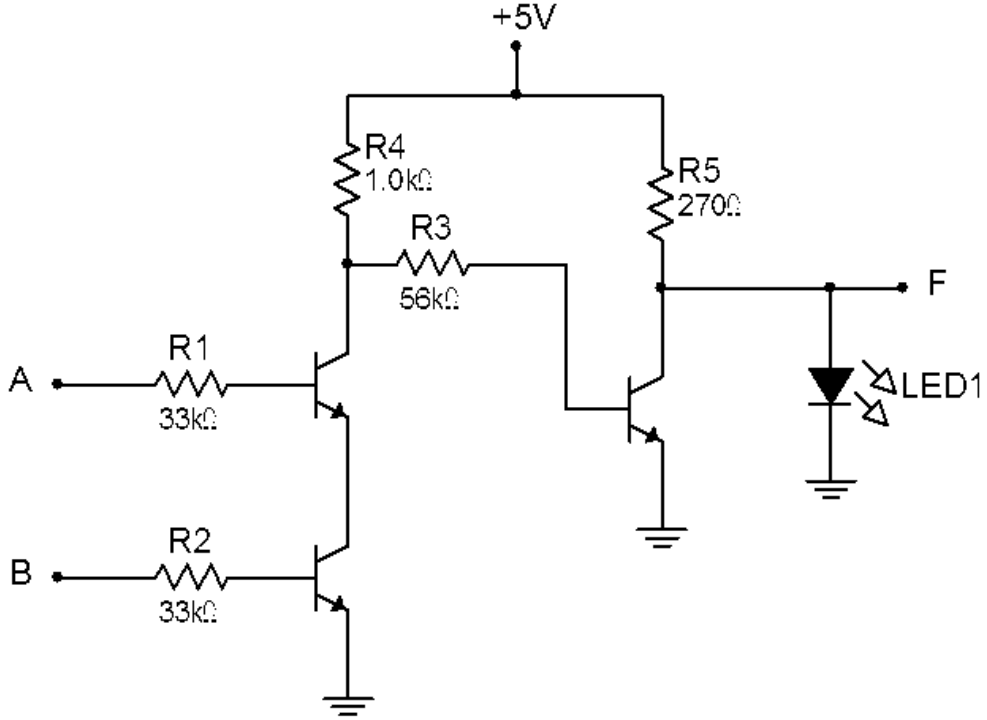
Bu devrede her iki giriş lojik 1 olduğunda, diyotlar ters kutuplanmış olacak ve besleme voltajı direkt F çıkışında görülecektir. Bu çıkışta lojik 1 olarak değerlendirilecektir. Çıkışın lojik 1 olması durumunda devredeki LED yanacaktır. Diyotlarla oluşturulmuş VE devresi Şekil 5'te gösterilmiştir.



Şekil 5. Diyot ile VE Kapı Devresi

## 2.2. Transistör ile VE Kapı Devresi:

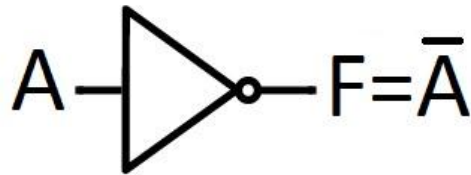
Bu devrede girişlerden her ikisinde lojik 0 olduğunda Q1 ve Q2 transistörleri kesim durumunda olacaktır. Bunun sonucunda A noktasında Vcc gerilimi görülecek ve bu gerilim ise çıkıştaki transistör ü iletime geçecektir. Sonuç olarak çıkıştaki F lojik 0 olacaktır. Girişlerden her ikisi de lojik 1 olduğunda Q1 ve Q2 transistörlerinin her ikisi de iletim durumundadır ve a nktası şaseye seri bağlanmış olacaktır. Bu durumda ise çıkıştaki transistör kesim durumuna geçecek ve çıkıştaki F lojik 1 olacaktır.



Şekil 6. Transistör ile VE Kapı Devresi

### 3.DEĞİL (NOT) KAPISI:

Girişine uygulanan lojik 0 işaretini çıkışa lojik 1, lojik 1 işaretini ise lojik 0 olarak çıkışa aktaran devrelere DEĞİL kapısı denir. Değil (NOT) kapı devresinin sembolü Şekil 7’de görülmektedir. Tablo 3’te de NOT kapısının doğruluk tablosu verilmiştir.

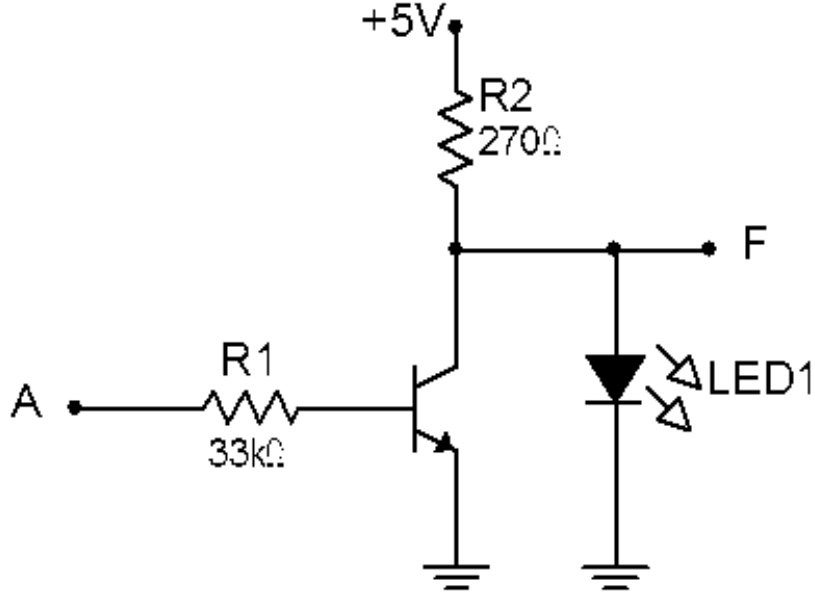


Şekil 7 DEĞİL Kapısı gösterimi

Tablo 3 DEĞİL (NOT) Kapısı Doğruluk Tablosu

GİRİŞ (A)	ÇIKIŞ (F)
0	1
1	0

Şekil 8’de DEĞİL kapısının transistör ile gerçekleştirilmiş devresi görülmektedir. Bu devrede girişe lojik 0 uygulandığında transistör kesimde ve F çıkışında Vcc görülmektedir. Bu ise lojik 1 olarak değerlendirilmektedir. Çıkışın lojik 1 olması durumunda devredeki LED yanacaktır. Girişe lojik 1 verildiğinde ise transistör ilettime geçerek F çıkış noktası şaseye (toprak) bağlanmış olup ve F çıkışında lojik 0 olarak görülmektedir.



Şekil 8 Transistörlü DEĞİL Kapı Devresi

**Problem 1:** Temel kapı devrelerini (OR, AND ve NOT) kullanarak NOR, NAND, EX-OR ve EX-NOR kapı devrelerini çizin ve doğruluk tablolarını oluşturunuz. Bu kapı devrelerinin çalışmasını anlatınız.

**Problem 2:** Aşağıdaki lojik ifadeler üzerindeki gerekli sadeleştirmeleri yaparak sonuç ifadelerini elde ediniz.

- $F = A(A + \bar{B})$
- $F = B(A + \bar{A})$
- $F = B(AC + \bar{A}C + \bar{C})$
- $F = \overline{A + B + C + D}$
- $F = \overline{(A + B)C}$

Not:  $A + \bar{A} = 1$

**Problem 3:** Entegre devre teknolojileri hakkında bilgi veriniz.

**Problem 4:** Aşağıdaki isimleri ve işlevleri verilen entegrelerin kataloglarını (datasheet) internetten bularak bacak bağlantılarını tespit ediniz ve defterinize not ediniz.

- 74LS00: 4 adet iki giriş NAND
- 74LS02: 4 adet iki giriş NOR
- 74LS11: 3 adet üç giriş çıkış AND
- 74LS32: 4 adet iki giriş OR
- 74LS04: 6 adet Inverter (NOT)

**Problem 5:** 74..XX serisinden başka lojik kapı entegre serisi var mıdır? Araştırınız.

#### 4. DENEY ADIMLARI

1) Şekil 2’de verilen diyotlu VEYA kapısı devresini kurunuz. A ve B kapılarını (wish maker üzerindeki) lojik anahtarlarına bağlayınız. Devrenin doğruluk tablosunu oluşturunuz. Aynı zamanda F noktasındaki çıkış gerilimlerini de not ediniz.

Girişler		Çıkış	Çıkış Gerilimi
A	B	F	V <sub>F</sub>
0	0		
0	1		
1	0		
1	1		

2) Şekil 3’te verilen transistörlü VEYA kapısı devresini kurunuz. A ve B kapılarını (wish maker üzerindeki) lojik anahtarlarına bağlayınız. Devrenin doğruluk tablosunu oluşturunuz. Aynı zamanda F noktasındaki çıkış gerilimlerini de not ediniz.

Girişler		Çıkış	Çıkış Gerilimi
A	B	F	V <sub>F</sub>
0	0		
0	1		
1	0		
1	1		

3) Şekil 5'te verilen diyotlu VE kapısı devresini kurunuz. A ve B kapılarını (wish maker üzerindeki) lojik anahtarlarına bağlayınız. Devrenin doğruluk tablosunu oluşturunuz. Aynı zamanda F noktasındaki çıkış gerilimlerini de not ediniz.

Girişler		Çıkış	Çıkış Gerilimi
A	B	F	$V_F$
0	0		
0	1		
1	0		
1	1		

4) Şekil 6'da verilen transistörlü VE kapısı devresini kurunuz. A ve B kapılarını (wish maker üzerindeki) lojik anahtarlarına bağlayınız. Devrenin doğruluk tablosunu oluşturunuz. Aynı zamanda F noktasındaki çıkış gerilimlerini de not ediniz.

Girişler		Çıkış	Çıkış Gerilimi
A	B	F	$V_F$
0	0		
0	1		
1	0		
1	1		

5) Şekil 8'de verilen transistörlü DEĞİL (NOT) kapısı devresini kurunuz. A ve B kapılarını (wish maker üzerindeki) lojik anahtarlarına bağlayınız. Devrenin doğruluk tablosunu oluşturunuz. Aynı zamanda F noktasındaki çıkış gerilimlerini de not ediniz.

GİRİŞ (A)	ÇIKIŞ (F)	Çıkış Gerilimi $V_F$
0		
1		