

DENEY FÖYÜ8: DOĞRU AKIM'DA RC DEVRE ANALİZİ

DENEYİN AMAÇLARI

- RC devresinde kondansatörün şarj ve deşarj eğrilerini elde etmek
- Zaman sabiti kavramını öğrenmek
- Seri RC devresinin geçici cevaplarını incelemek

Deney Malzemeleri:

2 Adet 1kΩ, 2 adet 10kΩ, 2 adet 1μF, 2 adet 100μF, Bread board (devre deneme levhası), Ölçü Aleti (Multimetre veya AVO metre), Ölçü aletinize uygun yedek sigorta, Karga burun-Yan keski, Zil teli (2 m.)

ÖN BİLGİ

Zaman Sabiti (τ): RC ve RL devrelerinde, gerilimlerdeki ve akımlardaki belirli değişimler için gereken zamanın bir ölçüsü olarak ifade edilebilir. Genel olarak bir kondansatörün şarjz veya deşarjz olması için gereken süre, zaman sabitlerinin 5 katı (5τ) kadardır. Bu süre sonunda akımlar ve gerilimler nihai değerlerine ulaşır. Bu devrenin bu cevabına sürekli durum cevabı denir.

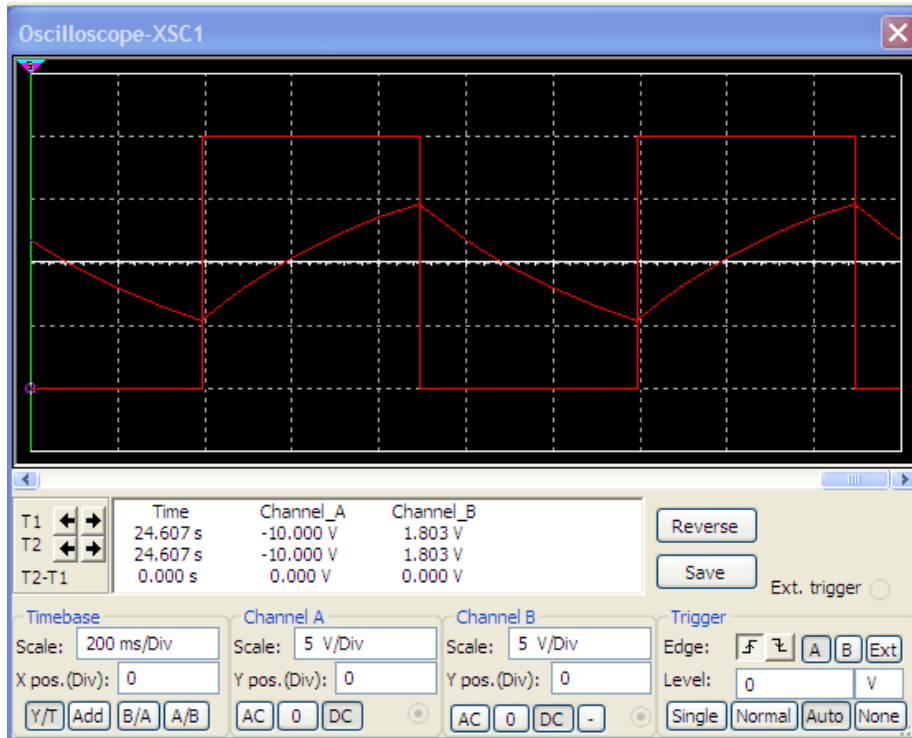
Bir RC devresinin zaman sabiti, eşdeğer kapasitörün uçlarından görülen Thévenin direncinin ve eşdeğer kapasitansın çarpımıdır.

$$\tau=RC \quad (1)$$

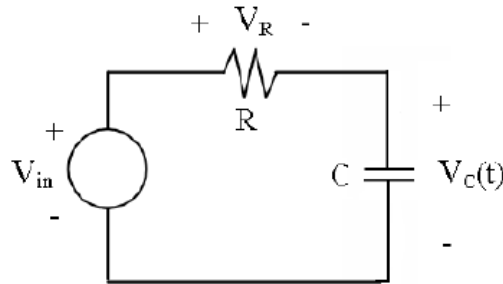
Bir Darbe bir seviyeden diğerine değişen ve tekrar eden akım veya gerilimdir. Şekil 1'deki Osiloskopta görülen sinyaldeki gibi dalga şeklinin yüksek zaman kısmı, düşük zaman kısmına eşitse kare dalga denir. Darbe treninin her bir turunun uzunluğu (T) periyot olarak isimlendirilir. İdeal bir kare dalganın Darbe Genişliği (t_p) zaman periyodunun yarısına eşittir. Darbe genişliği ve frekans arasındaki ilişki:

$$f = \frac{1}{2t_p} \quad (2)$$

RC Devresi:



Şekil 1. Darbe girişine seri RC devresinin cevabı.

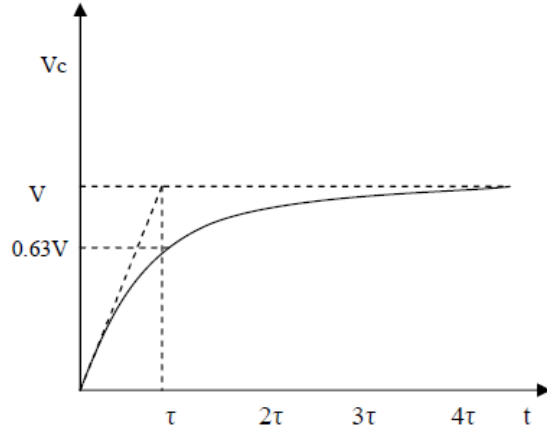


Şekil 2. Seri RC devresi

Kirchoff kanunlarından, Şekil 2'deki kapasitör üzerindeki dolma gerilimi $V_c(t)$ denklem (3) ile verilir:

$$V_c(t) = V(1 - e^{-t/RC}) \quad t \geq 0. \quad (3)$$

Burada V gerilimi $t \geq 0$ için devreye uygulanan kaynak gerilimidir. $RC = \tau$ zaman sabitidir. Cevap eğrisi artar ve Şekil 3'teki gibi gösterilir.

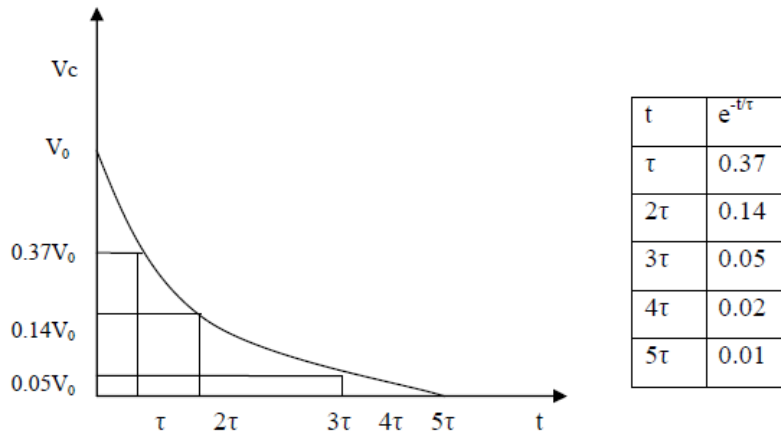


Şekil 3. τ ile normalize edilmiş zaman ekseninde, birim basamak girişi seri RC devresinde kapasitörün dolması.

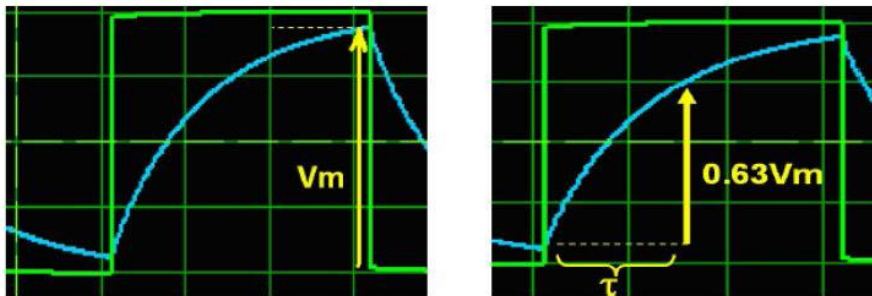
Kapasitörün boşalma gerilimi $V_c(t)$ denklem (4) ile verilir:

$$V_c(t) = V_0 e^{-t/RC} \quad t \geq 0. \quad (4)$$

Burada V_0 gerilimi $t=0$ 'da kapasitörde depolanan başlangıç gerilimidir. $RC = \tau$ zaman sabitidir. Cevap eğrisi Şekil 4'teki gib eksponansiyel olarak azalır.



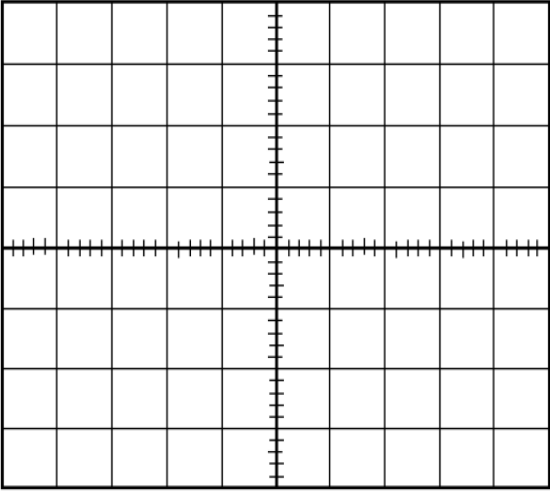
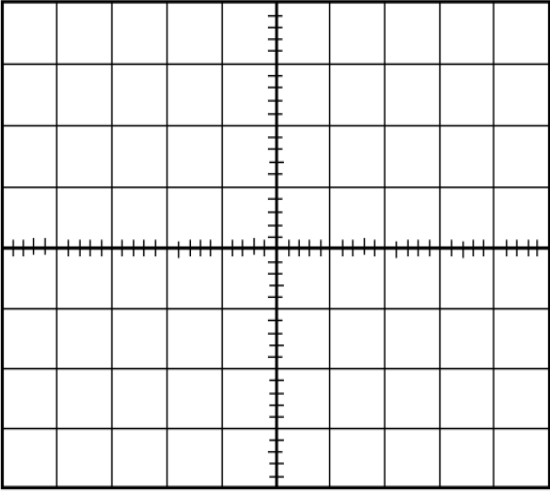
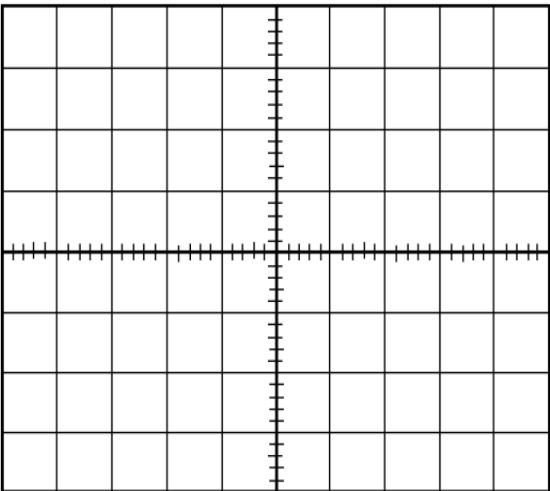
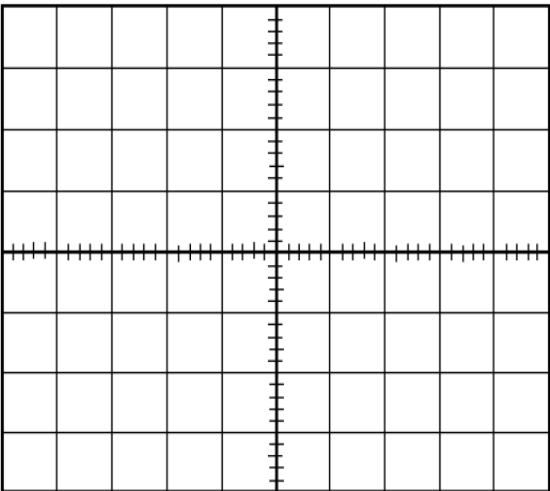
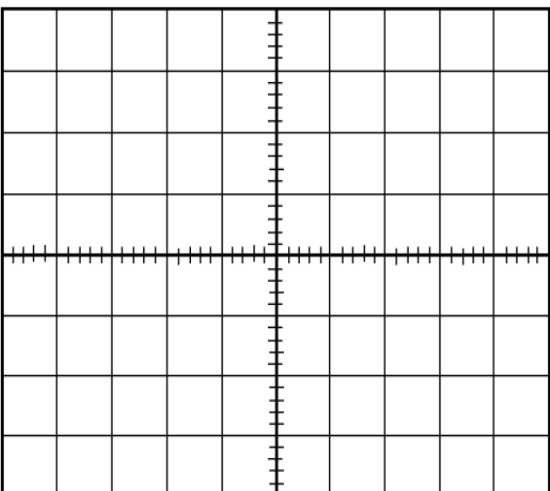
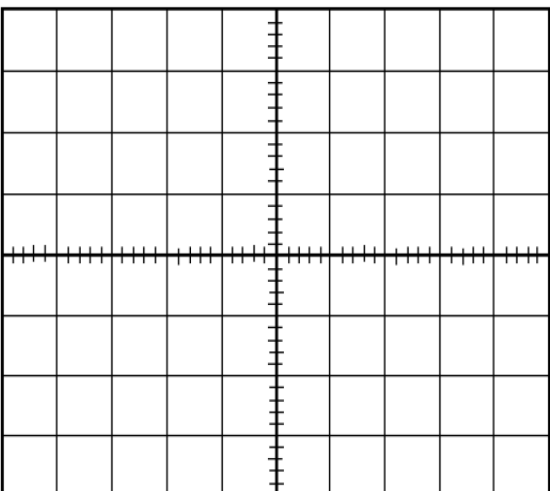
Şekil 4. Seri RC devresinde kapasitörün boşalma gerilimi.



Şekil 5

DENEYİN YAPILIŐI

1. Őekil 2'de verilen devreyi $R=1k\Omega$ ve $C=1\mu F$ deęerlerin R ve C elemanları ile board üzerinde kurunuz.
2. Sinyal jeneratöründen devreye giriő gerilimi olarak $5V_{t-t}$ kare dalga uygulayınız.
3. Osiloskobun 1. kanalını kaynaęa, 2. kanalını kapasitör gerilimine baęlayınız. 5τ anında kapasitenin gerilimdeki deęiőimini açıkça görebileceęiniz bir frekansı, belirleyerek gözlemledięiniz sinyalleri Őekil 5'e çiziniz.
4. $t_p \gg 5\tau$: Kare dalganın her bir turu boyunca kapasitörün tam olarak dolabilmesi ve boşalabilmesi için sinyal jeneratörünün çıkıő frekansını ayarlayınız. $T_p = 15\tau$ alınız ve denklem (2)'yi kullanarak sinyal jeneratörünün çıkıő frekansını ayarlayınız. Osiloskoptan gözlemlenen dalga Őeklini çiziniz. Osiloskop üzerinden dalga Őeklinin zaman sabitini belirleyiniz.
5. $t_p = 5\tau$: olacak Őekilde sinyal jeneratörünün çıkıőını ayarlayınız. Darbe geniőlięi tam olarak 5τ olduęu için, kapasitörün her bir darbe turunda tam olarak dolabilmesi ve boşalabilmesi gerekir. Osiloskoptan gözlemlenen dalga Őeklini çiziniz. Őekil 3 ve Őekil 5'ten de yararlanarak osiloskop ekranından τ 'yu belirleyiniz.
6. $t_p \ll 5\tau$: Bu durumda, kapasitör boşalmak içinde yeterince zamana sahip olamaz. Bu durumda $t_p = 0.5\tau$ alınız ve frekansı uygun bir Őekilde ayarlayınız. Osiloskoptan gözlemlenen dalga Őeklini çiziniz.
7. Yukarıdaki deney adımlarını $R=10k\Omega$ ve $C=100\mu F$ için tekrarlayınız.

Osiloskop Görüntüsü	Osiloskop Görüntüsü	VOLT/DIV
		TIME/DIV
		
		
		

Osiloskop Görüntüsü	Osiloskop Görüntüsü	VOLT/DIV
		TIME/DIV
